

**Wydział Fizyki, Astronomii i Informatyki Stosowanej
Uniwersytetu Mikołaja Kopernika**

Pracownia układów programowalnych

Ćwiczenie 10

**Projekt modulatora PWM w strukturze układu Virtex-II Pro
(PWM, XC2VP4, 2VPxLC, licznik, dzielnik)**

Cel ćwiczenia

Ćwiczenie polega na zaprojektowaniu układu modulatora PWM ze zmiennym wypełnieniem okresu, dokonaniu jego implementacji do struktury programowalnej XC2VP4 [2] oraz sprawdzeniu poprawności działania. Realizacja ćwiczenia umożliwi nabycie praktycznych umiejętności w posługiwaniu się narzędziem ChipScope-Pro do weryfikacji poprawności projektu bezpośrednio w strukturze FPGA.

Zagadnienia do przygotowania

Przed przystąpieniem do ćwiczenia student powinien posiadać przygotowany **wcześniej** algorytm eliminujący wpływ drgań styków oraz propozycję implementacji tego algorytmu do struktury programowalnej. Wykonujący ćwiczenie powinien posiadać wiedzę na temat budowy i własności układów FPGA, a także wiedzieć na czym polega modulacja **PWM** i jak zbudowany jest modulator. Powinien również zaznajomić się z dokumentacją dotyczącą zestawu laboratoryjnego, a w szczególności z umiejscowieniem przycisków, przełączników i diod LED podłączonych bezpośrednio do układu.

Przebieg ćwiczenia

1. Uruchomić środowisko ISE9.1 (Project Navigator), utworzyć nowy projekt (wybrać w tym celu strukturę Virtex2P, XC2VP4, FG456, -5), a następnie wykonać prosty test zestawu laboratoryjnego: opisać w języku VHDL, a następnie zaimplementować w strukturze programowalnej, układ gdzie na wyjście (dioda LED) podawany jest stan logiczny panujący na wejściu dowolnie wybranego przycisku (push button) [1,2]. Należy pamiętać o uprzednim odfiltrowaniu sygnału w celu eliminacji drgań mechanicznych przycisku. Następnie dokonać implementacji projektu oraz sprawdzić działanie [3].
2. Zrealizować projekt układu modulatora PWM [2]. W tym celu zaimplementować w strukturze FPGA dzielnik częstotliwości: o współczynniku podziału takim, aby wyjściowa częstotliwość wynosiła około 1 Hz, a współczynnik wypełnienia zmieniał się od minimalnej do maksymalnej wartości w 20 krokach. Sterowanie współczynnikiem wypełnienia odbywać się powinno poprzez kolejne wciśnięcia przycisku (push button). Wyjście układu należy doprowadzić do wybranej z dostępnych w zestawie diod LED [4].
3. Przeprowadzić symulację logiczną projektu przy użyciu dostępnych narzędzi dostarczonych przez producenta oprogramowania (ISE Simulator).
4. Zaimplementować w strukturę programowalną wykonany projekt i przetestować jego działanie.
5. Wykorzystując ChipScope-Pro dokonać obserwacji sygnału na wyjściu modulatora. Za moment rozpoczęcia obserwacji przyjąć zbrocze opadające sygnału na wybranym przycisku.
6. *(punkt obowiązkowy dla 60-cio godzinnych grup ćwiczeniowych)* Zrealizować cztery modulatory PWM, których częstotliwości pracy mieszczą się w zakresie widma słyszalnego.

Dokonać modyfikacji projektu w taki sposób, aby możliwe było ustalanie współczynnika wypełnienia dla każdego z modulatorów oddzielnie. Zrealizować moduł umożliwiający wybór dowolnego z wyjść modulatorów. Wybór ustala się przy użyciu przełączników typu DIP (DIP Switches). Wyjście modułu doprowadzić do wejścia przetwornika elektroakustycznego oznaczonego w dokumentacji jako Piezo Speaker.

Literatura

- [1] Język VHDL, Projektowanie programowalnych układów logicznych. Kevin Skahill. WNT, Warszawa.
- [2] Cyfrowe układy scalone. Józef Kalisz. WMON, Warszawa 1977.
- [3] Elektronika Praktyczna 2/2007: (debouncer.pdf)
- [4] Virtex-II Pro™ LC Development Board User's Guide. Memec Design. 2004. (2VPxLC-UG.pdf)

UWAGA, wszystkie pozycje literaturowe dostępne są w postaci elektronicznej (pliki PDF).